



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11008471 A**(43) Date of publication of application: **12 . 01 . 99**

(51) Int. Cl.

H05K 3/46
H05K 3/40
(21) Application number: **09161245**(22) Date of filing: **18 . 06 . 97**(71) Applicant: **HITACHI LTD HITACHI CABLE LTD**
(72) Inventor:
ISHINO MASAKAZU
TENMYO HIROYUKI
ONDA MAMORU

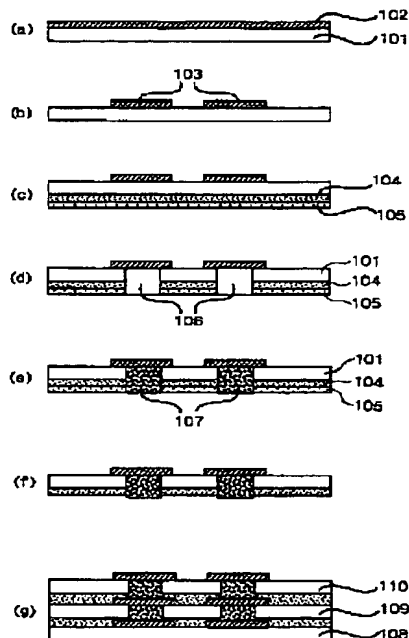
(54) **MANUFACTURE OF MULTILEVEL INTERCONNECTION BOARD AND MOUNTING METHOD OF ELECTRONIC COMPONENT BY USING THE MULTILEVEL INTERCONNECTION BOARD**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide the manufacturing method of a multilevel interconnection board which enables the improvement in the precision of a conductive paste filling position, without the use of an elaborate apparatus.

SOLUTION: An adhering material layer consisting of an adhesive layer 104 and a protective layer 105 which is removably provided on the adhesive layer 104 is laminated on the rear of a film substrate having circuit patterns. Via holes 106 which pierce through the film substrate and the adhering material layer are formed. A conductive paste is applied to the protective layer 5 to fill the via holes 106 with the conductive paste. After that, the protective layer 105 is removed from the adhesive layer 104.

COPYRIGHT: (C)1999,JPO



BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-8471

(43) 公開日 平成11年(1999) 1月12日

(51) Int.Cl.⁶

H 0 5 K 3/46
3/40

識別記号

F I

H 0 5 K 3/46
3/40

G
K

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平9-161245

(22) 出願日 平成9年(1997) 6月18日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000005120

日立電線株式会社

東京都千代田区丸の内二丁目1番2号

(72) 発明者 石野 正和

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

(72) 発明者 天明 浩之

神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

(74) 代理人 弁理士 富田 和子

最終頁に続く

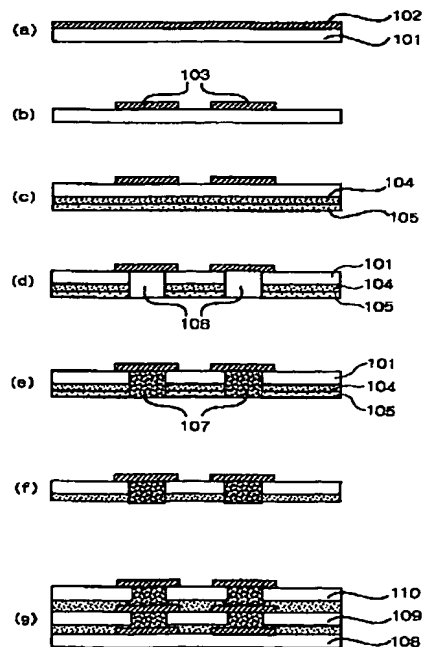
(54) 【発明の名称】 多層配線基板の製造方法、および、多層配線基板を用いた電子部品の実装方法

(57) 【要約】

【課題】 大掛かりな装置を用いることなく、導電性ペーストの充填位置精度を向上させることができる多層配線基板の製造方法等を提供する。

【解決手段】 回路パターンを有するフィルム基材の裏面に、接着層104および該接着層に剥離可能に設けられた保護層105から成る接着材を積層し、これらを通するビアホール106を形成し、保護層105の上から導電性ペーストを塗付して、ビアホール106に導電性ペーストを充填し、その後、接着層104から保護層105を剥離する。

図1



【特許請求の範囲】

【請求項1】層間接続を行なうためにビアホールに導電性ペーストが充填される多層配線基板の製造方法において、

回路パターンを有する基材の裏面に、接着層および該接着層に剥離可能に設けられた保護層から成る接着材を、前記接着層を前記基材側に向けて積層する第一の工程と、

前記基材、前記接着層、および、前記保護層から成る部材に、これらを通するビアホールを形成する第二の工程と、

前記保護層の上から導電性ペーストを塗付して、前記ビアホールに該導電性ペーストを充填し、その後、前記接着層から前記保護層を剥離する第三の工程と、

前記第一から第三の工程を経て製作された配線基材を複数用意し、これらを前記接着層を介して接合する第四の工程を有することを特徴とする多層配線基板の製造方法。

【請求項2】請求項1に記載の多層配線基板の製造方法において、

前記基材の厚さが a 、前記接着層の厚さが b 、前記導電性ペーストの乾燥収縮率が r である場合に、 $a + b = r(a + b + c)$ の関係をほぼ満たすように、前記保護層の厚さ c を決定することを特徴とする多層配線基板の製造方法。

【請求項3】通常の配線を有するプリント配線板と、ビアホールに充填された導電性ペーストによって層間接続が為された高密度配線の多層配線基板を形成し、

前記多層配線基板を前記プリント配線板の一部に取り付け、

高密度の配線が必要な電子部品を、前記多層配線基板に実装し、通常の配線密度で結線可能な電子部品を、前記プリント配線板に実装することを特徴とする電子部品の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、層間接続を行なうためにビアホールに導電性ペーストが充填される多層配線基板の製造方法、および、多層配線基板を用いた電子部品の実装方法に関する。

【0002】

【従来の技術】従来、回路基板といえば、プリント配線板を指すことが多く、銅箔付のガラスエポキシ板に対して銅箔のパターン形成を行い、それらを複数枚重ねて接着し、しかる後にドリルで貫通孔をあけて、この孔の壁面に銅めっきを施し、層間の電気接続を行った該配線板の使用が主流であった。

【0003】しかし、搭載部品の小型化、高密度化が進むにつれて、上記のプリント配線板では配線密度が不足するようになり、部品の実装に関して問題が生じるよう

になった。

【0004】このような状況のもと、近年、ビルドアップ法と呼ばれる基板の製造方法が注目されている。ビルドアップ法は、例えば、回路実装学会誌、Vol. 11 No. 5 (1996年8月)の第311頁から第315頁に示されている。

【0005】ここでは、コアとなる基板の上に感光性の絶縁物を塗布し、露光、現像でビアホールを形成する。しかる後に全面銅めっきを行って銅層を形成し、エッチングにより配線パターンを形成する。この方法によれば、高密度な配線形成が可能となる。

【0006】しかし、ビルドアップ法は、多層化を行う場合に、各層を逐次積層する必要があるため製造時間が長くなるという欠点がある。

【0007】一方、高密度多層基板を得る別の方法として、第10回回路実装学術講演大会論文集(1996年3月)の第81頁から第82頁で示されているような、フィルム材料を用いた多層基板の製造方法がある。以下、この方法を簡単に説明する。

【0008】図4(a)は、加工前のフィルム材料の断面を示している。このフィルム材料は、ポリイミドフィルム401、銅箔402、および、接着層403から成る多層構造を持つ。銅箔402は、ホトエッチングでパターンニングする。図4(b)には、銅箔のパターンニングにより形成されたビアパッド404が図示されている。

【0009】その後、図4(c)に示すように、フィルムの両面を電気的に接続するためのビアホール405を形成する。ビアホールの加工には例えばレーザが用いられる。次いで、図4(d)に示すように、スクリーン印刷により導電性ペースト406をビアホール405に充填する。

【0010】図4(a)～図4(d)の工程を経て製造されたフィルム回路は、複数枚重ねて真空プレスで一括して接着し、図4(e)に示すような、ポリイミドフィルム多層基板が完成する。

【0011】以上の製造方法で得られた多層基板は、高密度配線が可能となり、また、ビルドアップ法のような逐次積層もないので、製造時間も短縮化される。

【0012】

【発明が解決しようとする課題】しかし、この製造方法では、導電ペーストの充填時において、ビアホールとスクリーンマスクの穴位置がずれ、導電ペーストが目的の位置からはずれてしまうという問題がある。また、導電ペーストの印刷量の制御は一般に困難であり、ペースト量が少ないと接続不良の原因となり、ペースト量が多いと、導電ペーストがビアパッドからはみ出してしまふ。前述の図4(e)では、第1層と第2層の間で、導電ペーストがビアパッドからはみ出している。このように導電ペーストがはみ出してしまふと、配線間がショートしてしまふ。なお、導電ペーストのはみだしを

避けるために、ビアパット径を大きくしてもよいが、この場合、配線の高密度化は図れない。

【0013】このような問題点に鑑み、本発明の第一の目的は、大掛かりな装置を用いることなく、導電性ペーストの充填位置精度を向上させることができる多層配線基板の製造方法を提供することにある。

【0014】また、従来の配線基板では、高密度の配線が必要な箇所が基板の一部であっても、基板の全面に高密度配線を形成しており、価格上昇を招くといった問題があった。

【0015】本発明の第二の目的は、密度の異なる配線が要求される電子部品を効率よく実装できる電子部品の実装方法を提供する。

【0016】

【課題を解決するための手段】上記第一の目的を達成するための本発明の一態様によれば、層間接続を行なうためにビアホールに導電性ペーストが充填される多層配線基板の製造方法において、回路パターンを有する基材の裏面に、接着層および該接着層に剥離可能に設けられた保護層から成る接着材を、前記接着層を前記基材側に向けて積層する第一の工程と、前記基材、前記接着層、および、前記保護層から成る部材に、これらを貫通するビアホールを形成する第二の工程と、前記保護層の上から導電性ペーストを塗付して、前記ビアホールに該導電性ペーストを充填し、その後、前記接着層から前記保護層を剥離する第三の工程と、前記第一から第三の工程を経て製作された配線基材を複数用意し、これらを前記接着層を介して接合する第四の工程を有することを特徴とする多層配線基板の製造方法が提供される。

【0017】上記第二の目的を達成するための本発明の一態様によれば、通常の配線を有するプリント配線板と、ビアホールに充填された導電性ペーストによって層間接続が為された高密度配線の多層配線基板を形成し、前記多層配線基板を前記プリント配線板の一部に取り付け、高密度の配線が必要な電子部品を、前記多層配線基板に実装し、通常の配線密度で結線可能な電子部品を、前記プリント配線板に実装することを特徴とする電子部品の実装方法が提供される。

【0018】

【発明の実施の形態】以下、本発明を、複数のフィルム材から成るフィルム多層配線基板に適用した場合の一実施形態について、図面を参照しながら説明する。

【0019】図1に、この多層配線基板の製造方法の一例を示す。

【0020】図1(a)：ポリイミドフィルム101に銅箔102を張り付けた銅箔付きポリイミドフィルムを用意する。ポリイミドフィルム101は、薄すぎると加工時の取り扱いが難しく、厚すぎるとビアホールの形成や導電性ペーストの充填が困難になるため、これらを考慮して、膜厚20～50μm程度のものが好適である。

銅箔102は、エッチングで微細パターンを形成する関係上、30μm以下のものが好ましい。

図1(b)：銅箔102にレジストを塗布し、露光、現像、エッチング、レジスト剥離を行い、配線パターンを形成する。これにより、配線パターン付きのフィルム基材ができあがる。なお、図1(b)では、配線パターンとして、銅箔から形成されたビアパッド103が代表的に図示されている。

【0021】図1(c)：フィルム基材の裏面(ビアパッド103が無い方の面)に、接着材(接着フィルム104の上に保護フィルム105が剥離可能に設けられた部材)を接着する。接着フィルム104には、仮接着と本接着が2段階の温度で実施でき、かつ、仮接着後の加工処理を経ても接着性が著しく劣化しないものを用いる。本実施形態では、80℃前後の温度で仮接着が可能で、180℃前後の温度で硬化して本接着が可能な熱硬化型のエポキシ樹脂を使用する。

【0022】保護フィルム105は、接着フィルム104をフィルム基材にラミネータで接着する際の離型紙的役割を果たすもので、この保護フィルムには、接着フィルムから適宜剥離できるものを用いる。本実施形態では、安価で、熱膨張係数が18ppmのPET(Polyethylene terephthalate)フィルムを使用する。このPETフィルムは、熱膨張係数に関して、銅やポリイミドと10ppm以内の範囲で一致する。なお、熱膨張係数があまりに大きい保護フィルムを用いると、仮接着後にフィルム回路が反り、その後の工程処理が困難になるため注意を要する。また、保護フィルムは、レーザの加工性が良く、残渣の出難いものを選ぶ必要がある。

【0023】図1(d)：保護フィルム面を被照射面にして、炭酸ガスのレーザビームを直径150μmに絞って照射し、保護フィルム105、接着フィルム104、および、ポリイミドフィルム101を貫通するビアホール106を形成する。ビアホールの径を大きくすると高密度配線が困難になるため、できるだけ小さい方が好ましい。ただし、あまりに小さいと穴のアスペクト比が増大して、ペーストの充填が難しくなる。このため、アスペクト比は1以下に設定することが望ましい。具体的には、ビアホールの深さが50μmの場合、その孔径は50～200μmにするのが望ましい。なお、ビアホールの径が50μm以下と小さい場合は、微細加工に適したエキシマレーザを利用する。

【0024】図1(e)：保護フィルム105の上からスキージを用いて導電性ペーストを直接塗布し、ビアホール内に導電性ペースト107を充填する。導電性ペーストは、保護フィルム105の表面に薄く残るが、ビアホールの中には過不足無く充填される。本実施形態では、導電性ペーストとして、熱可塑性樹脂に銀フレークを混合した接着性導電ペーストを用いている。導電性ペーストの塗布後は、120℃で乾燥させる。熱可塑性樹脂に

よる接着性導電ペーストを用いた理由は、熱硬化性樹脂による接着性導電ペーストでは、ペーストの乾燥熱で硬化反応が進み、本接着時に接着性が低下することが考えられるからである。なお、接着性が低下しない乾燥条件を採用するか、または、接着性が低下しないような特性を有するものであれば、熱硬化性樹脂による導電ペーストの使用も可能である。

【0025】一方、導電性ペーストの充填には、スキージで直接塗付する方法以外に、通常のスクリーン印刷を用いてもよい。スクリーン印刷では、マスクの位置ずれにより保護フィルム上に導電ペーストが印刷されることもあるが、この保護フィルムは、後で述べるように剥離、除去されるので問題はない。

【0026】図1(f)：導電性ペースト107の乾燥後、保護フィルム105を剥離、除去する。導電性ペースト107は、乾燥すると体積が収縮して僅かに縮むが、本実施形態では、この分を保護フィルム105の厚さで調整する。具体的には、ポリイミドフィルムの厚さをa、接着層の厚さをb、ペーストの収縮率をrとした場合、次式の関係が得られるような厚さcの保護フィルムを選択する。つまり、ポリイミドフィルムの厚さが25μm、接着層の厚さが20μm、ペーストの収縮率が0.6の場合、保護フィルムの厚さは30μmとなる。

【0027】

【数1】

$$a+b=r(a+b+c) \quad \dots(式1)$$

【0028】このようにすれば、保護フィルムの剥離後、接着層表面と導電性ペースト表面を同一面内にそろえることができる。これにより、ビアの接続が確実なものとなり、かつ、余分なペーストがしみだして配線間のショート不良を引き起こすといった問題もない。なお、同一面といっても、ポリイミドフィルムと接着層の厚さの和の±20%以内の誤差は含むものとする。

【0029】図1(g)：図1(a)～図1(f)を経て製作されたフィルム状の配線基材を2枚用意し、ビアと接着層の無い基材を一枚用意して、これらを位置合わせしつつ、一括して積層、接合する。具体的には、第一層108、第二層109、第三層110を、各層間のビアパッドの位置を基準に位置合わせを行い、真空プレス(圧力50kg/cm²、温度200℃)を1分間以上行い、ビアの電氣的接続と層間の接着を同時に実行する。これにより、高密度なフィルム多層配線基板が完成する。この例では、3層を積層しているが、2層でも4層以上でも積層は可能である。

【0030】以上、本発明の多層配線基板の製造方法の一実施形態について述べたが、本実施形態では、前述したように、導電性ペーストの充填をビアホール加工を施した保護フィルムの上から行い、その後、該保護フィルムを除去している。

【0031】したがって、特別な位置調整装置を用い

くとも、いわゆるセルフアライン的にペーストの充填位置精度が向上する。ペーストの充填位置精度を上げることができる。一般に、ビアパッド径Dは、下式のごとく、ビアホール径d、積層時の誤差±α、および、印刷マスクの合わせ誤差±βで決定される。

【0032】

【数2】

$$D=d+2\sqrt{\alpha^2+\beta^2} \quad \dots(式2)$$

【0033】そして、ビアホール径を150μm、積層誤差を±20μm、マスク合わせ誤差を±30μmとした場合、従来方法では、ビアのパッド径が最低22μm程度必要であったが、本発明では190μmまで小径化できた。

【0034】また、数値では表現し難いが、導電ペーストの充填量を正確に制御できるようになり、接着時のペーストのはみ出しによる配線間のショート不良低減にも効果があった。

【0035】つぎに、この多層配線基板の実装例を図3に示す。同図では、一般的なプリント配線板301の上に、本発明に係る多層配線基板(フィルム回路)302を貼り付けている。フィルム回路上の配線303は、プリント配線板301の配線304と比較して高密度になっている。

【0036】そこで、フィルム回路上には高密度の配線が必要な電子部品(例えばCSP(Chip Size Package))305を搭載し、プリント配線板上には通常の配線密度で結線可能な電子部品(例えばSOP(Small Outline Package))306を搭載する。

【0037】CSPの電極は、通常、0.5mmの格子状配列を為し、これらの配線を行うには、0.5mmのビアパッド間隔から最低1本の配線を取り出す必要があるが、SOPの電極は通常1.27mmの平行配列であるため、ビアパッドの間隔が2.54mmでも配線が可能であり、従来のプリント配線板で十分対応可能である。

【0038】このように、異なる配線密度を要求され、かつ、低密度配線部分の面積が大きくなる場合、本実施形態のように基板面を使い分ければ、一部に高密度部分を要求される場合であっても全体を高密度配線にしていた従来と比較して、コストパフォーマンスが格段に向上する。

【0039】

【発明の効果】本発明によれば、大掛かりな装置を用いることなく、導電性ペーストの充填位置精度を向上させることができる。導電性ペーストの充填位置精度が向上すると、ビアの接続信頼性も高まり、ショート不良も低減する。また、ビアパッドも小径化できるので、配線密度も向上する。

7

【0040】また、高密度の多層配線基板を、通常のプリント配線板の一部分に搭載することで、部分的に高密度な配線を有する基板を得ることができる。

【図面の簡単な説明】

【図1】本発明に係る多層配線基板の製造工程の一例を示す説明図。

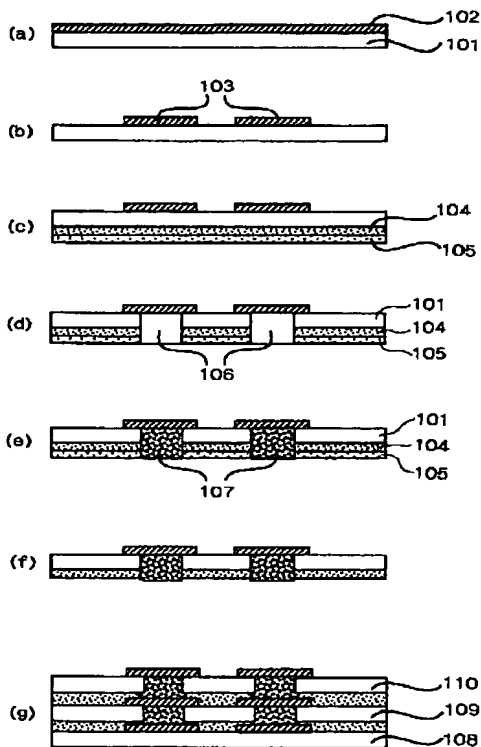
【図2】図1の製造工程における導電性ペーストの充填精度に関する説明図。

【図3】本発明に係る多層配線基板の実装例を示す説明図。

* 10

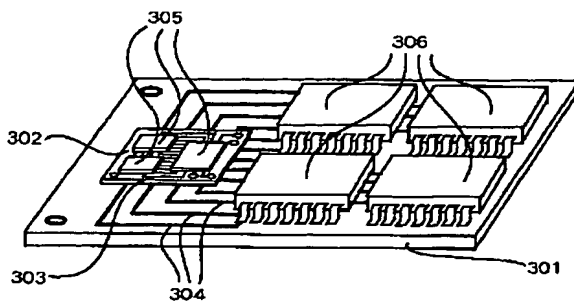
【図1】

図1



【図3】

図3



8

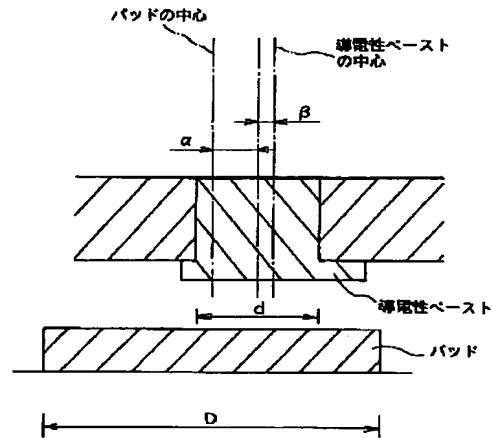
* 【図4】従来の多層配線基板の製造工程の一例を示す説明図。

【符号の説明】

101…ポリイミドフィルム、102…銅箔、103…ビアパッド、104…接着フィルム、105…保護フィルム、106…ビアホール、107…導電性ペースト、301…プリント配線板、302…フィルム回路、303…高密度配線パターン、304…通常の配線パターン、305、306…電子部品

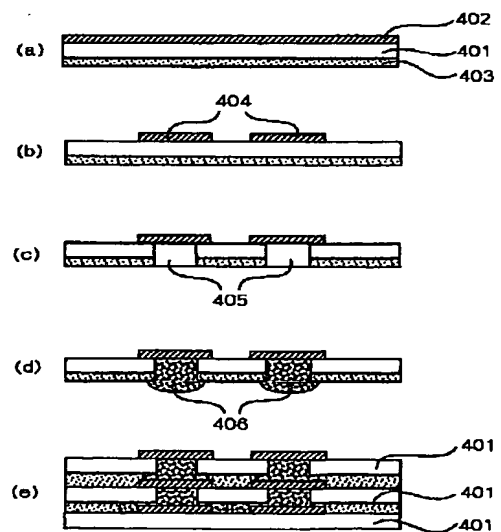
【図2】

図2



【図4】

図4



フロントページの続き

(72)発明者 御田 護

茨城県日立市助川町 3 丁目 1 番 1 号 日立

電線株式会社電線工場内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.